
AZMCYCIIT0 シリーズ

取扱説明書

この度は、FPGA モジュールボード AZMCYCIIT0 シリーズをお買い上げいただきありがとうございます。
本ボードはアルテラ社の FPGA Cyclone II シリーズ(EP2C5T144-C8N)を用いた FPGA ボードです。
54mm×50mm の小型基板に FPGA・コンフィグレーション ROM(EPCS1) JTAG(USB Blaster 接続コネクタ)、
水晶発振器(14.7456MHz)、汎用 DIPSW(4 極)、汎用 LED(4 ヶ) を実装しています。FPGA の IO 端子はピン
ヘッダ用スルーホール(2.54mm ピッチ 40pin コネクタ取り付け用×2 ヶ) に引き出してありますので、汎用
のユニバーサル基板に簡単に接続することが可能です。

注意事項：

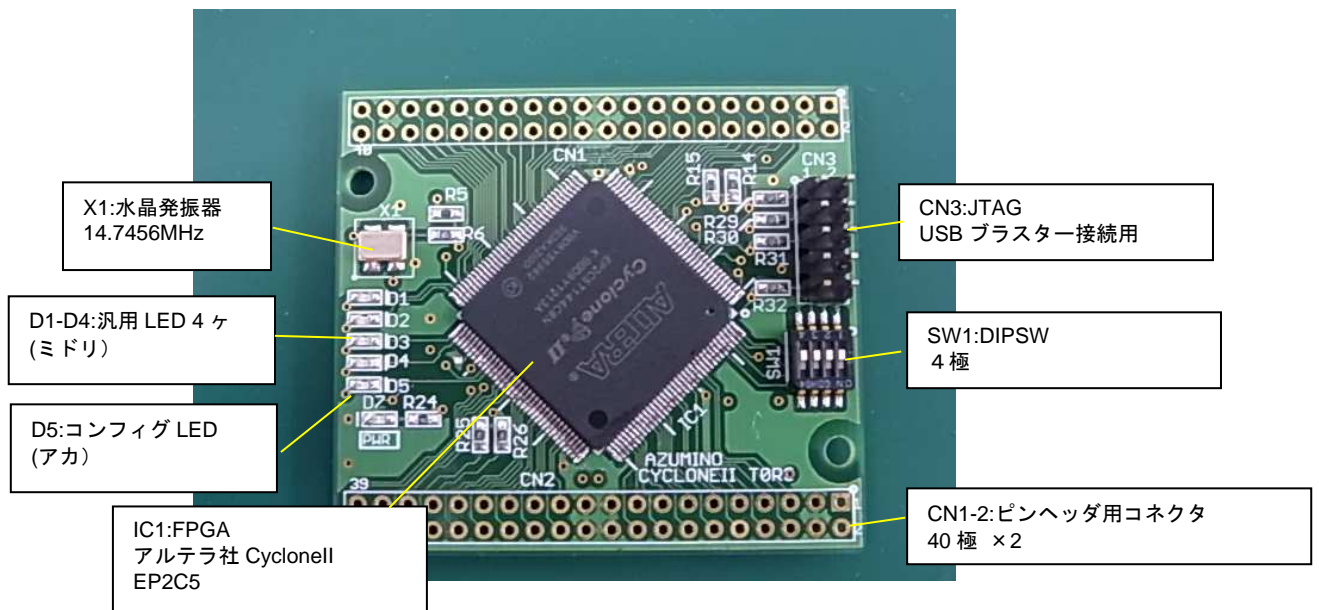
本製品は、民生用の一般電子部品を使用しています。航空・宇宙等人命、事故にかかわる特別な品質、信
頼性が要求される用途でのご使用はご遠慮ください。

半導体製品は、誤った使用方法や、静電気によって容易に破損・故障いたします。製品の取り扱いには十
分お気をつけ下さい。

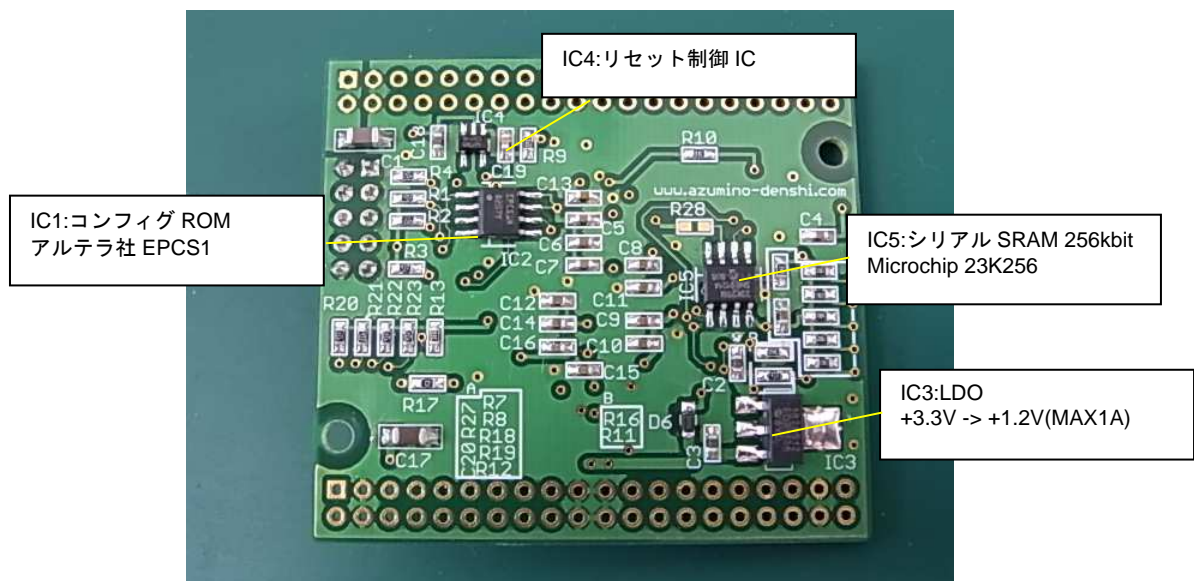
アルテラ製 FPGA の詳細仕様は、メーカーホームページをご覧ください。

<http://www.altera.co.jp/>

1. 製品仕様と部品構成



A 面



B 面

IC1	EP2C5T144C8N	ALTERA FPGA(Cyclone II シリーズ)
IC2	EPCS1S18N	ALTERA コンフィグレーション ROM
IC3	MCP1826S-1202E	Microchip LDO +3.3V → +1.2V (Max 1A)
IC4	BD4829	Rohm リセット制御 IC
IC5	23K256-I/SN	Microchip シリアル SRAM 256kbit 品
X1	水晶発振器	14.7456MHz (+3.3V CMOS 出力)
SW1	DIPSW	4 極 DIP SW (全極 FPGA IO 端子に接続済み)
D1-D4	LED(ミドリ)	汎用 LED (FPGA IO 端子に接続済み)
D5	LED(アカ)	FPGA コンフィグレーションエラーLED (コンフィグレーション終了時消灯)
D7	LED(ミドリ)	電源 LED
CN1 / CN2	ユーザ用コネクタ	2.54mm ピッチ 2 × 20 pin (40pin)
CN3	JTAG コネクタ	アルテラ純正プログラマ ByteBlasterII /USB Blaster の接続可能。

FPGA の概要

デバイス名	EP2C5T144C8N
LE 数	4608
M4K メモリブロック数	26
RAM ビット数	119,808bit
18bit × 18bit 乗算器数	13
PLL 数	2
ユーザ IO 数	60 本 (内入力専用端子 4 本)

※ユーザ IO 数は、ピンヘッダ用スルーホールに引き出し済みの本数

2.コネクタピン配置

CN1

Pin 番号	種別	FPGA Pin 番号	説明
1	VCC_A	-	+3.3V
2	VCC_A	-	+3.3V
3	GND	-	
4	GND	-	
5	I	17	入力専用端子
6	I	21	入力専用端子
7	I/O	24	汎用 IO
8	I/O	25	汎用 IO
9	I/O	26	汎用 IO
10	I/O	27	汎用 IO
11	I/O	28	汎用 IO
12	I/O	30	汎用 IO
13	I/O	31	汎用 IO
14	I/O	32	汎用 IO
15	I/O	41	汎用 IO
16	I/O	42	汎用 IO
17	I/O	43	汎用 IO
18	I/O	44	汎用 IO
19	GND	-	
20	GND	-	
21	GND	-	
22	GND	-	
23	I/O	45	汎用 IO
24	I/O	47	汎用 IO
25	I/O	48	汎用 IO
26	I/O	51	汎用 IO
27	I/O	52	汎用 IO
28	I/O	53	汎用 IO
29	I/O	55	汎用 IO
30	I/O	57	汎用 IO
31	I/O	58	汎用 IO
32	I/O	59	汎用 IO
33	I/O	60	汎用 IO
34	I/O	63	汎用 IO
35	I/O	64	汎用 IO
36	I/O	65	汎用 IO
37	GND	-	
38	GND	-	
39	I/O	67	汎用 IO
40	I/O	69	汎用 IO

CN2

Pin 番号	種別	FPGA Pin 番号	説明
1	VCC_B	-	+3.3V (注1)
2	VCC_B	-	+3.3V (注1)
3	GND	-	
4	GND	-	
5	I/O	133	汎用 IO (注2)
6	I/O	132	汎用 IO (注2)
7	I/O	129	汎用 IO (注2)
8	I/O	126	汎用 IO (注2)
9	I/O	125	汎用 IO (注2)
10	I/O	122	汎用 IO (注2)
11	I/O	121	汎用 IO (注2)
12	I/O	120	汎用 IO (注2)
13	I/O	119	汎用 IO (注2)
14	I/O	118	汎用 IO (注2)
15	I/O	115	汎用 IO (注2)
16	I/O	114	汎用 IO (注2)
17	I/O	113	汎用 IO (注2)
18	I/O	112	汎用 IO (注2)
19	GND	-	
20	GND	-	
21	GND	-	
22	GND	-	
23	I/O	104	汎用 IO
24	I/O	103	汎用 IO
25	I/O	101	汎用 IO
26	I/O	100	汎用 IO
27	I/O	99	汎用 IO
28	I/O	97	汎用 IO
29	I/O	96	汎用 IO
30	I/O	94	汎用 IO
31	I/O	93	汎用 IO
32	I/O	92	汎用 IO
33	I	91	入力専用端子
34	I	89	入力専用端子
35	I/O	87	汎用 IO
36	I/O	86	汎用 IO
37	GND	-	
38	GND	-	
39	I/O	81	汎用 IO
40	I/O	80	汎用 IO

CN3

Pin 番号	説明
1	TCK

2	GND
3	TDO
4	VCC(+3.3V)
5	TMS
6	
7	
8	
9	TDI
10	GND

※注 1 : CN2 の 1pin 2pin (VCC_B)は CN2 の 5pin~18pin の I/O 電源として使用することが可能です。

全 I/O 端子を DC+3.3V で使用する場合、VCC_A / VCC_B には DC+3.3V を給電してください。

CN2 の 5pin~18pin を DC+3.3V 以外の IO 電圧で使用する場合、R17 (0Ω 抵抗) を取り外し、VCC_A に DC+3.3V VCC_B には CN2 の 5pin~18pin の IO ピンで使用する電圧を給電してください。

※注 2 : I/O 電圧を可変できる I/O 端子。

3.LED / SW

汎用 LED ピン配置表

部品番号	種別	FPGA Pin 番号	説明
D1	LED(緑)	71	汎用 LED1
D2	LED(緑)	72	汎用 LED2
D3	LED(緑)	73	汎用 LED3
D4	LED(緑)	74	汎用 LED4

汎用 DIP SW ピン配置表

SW1 4 極 DIP SW

スイッチ番号	FPGA Pin 番号	説明
1	144	汎用 SW1
2	143	汎用 SW2
3	141	汎用 SW3
4	139	汎用 SW4

4.水晶発振器

本基板には、ユーザが使用できる汎用水晶発振器を実装しています。

発振周波数：14.7456MHz

水晶発振器出力は FPGA の 90pin に接続されています。

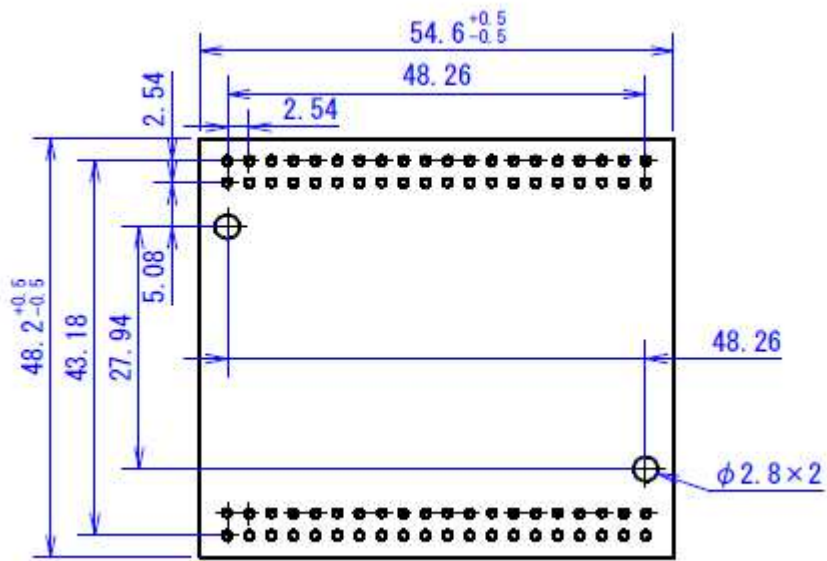
5. シリアル SRAM

本基板には、ユーザが使用できるシリアル SRAM (256kbit)を実装しています。シリアル SRAM との IF は SPI (シリアルペリフェラル IF)です。デバイス詳細は Microchip HP のデータシートをご覧ください。

6. 使用上の注意事項

1. 電源電圧について：本基板の電源電圧は DC+3.3V です。十分安定化された DC+3.3V を CN1 / CN2 の 1/2pin より供給してください。詳細な電源電圧規定は CycloneII データシート（アルテラ社）をご覧ください。
2. FPGA コア電源(DC +1.2V)はオンボードレギュレータ(LDO)で生成されます。LDO デバイスの放熱特性の関係上、常温(+25°C)での使用時 コア電源の消費電流は 500mA を上限としてください。
3. 消費電流について：本製品のようなプログラマブルデバイスは IC 内部に構成される論理回路によって消費電流が大きく異なります。消費電流は、コンパイラ(QuartusII)の Powerplay Power analyzer 機能を用いて見積もる事が可能です。
4. ユーザロジックを FPGA に書き込む前に、ピン配置、入出力等を十分に確認してください。誤ったピン配置・入出力の間違があった場合、FPGA IC や本基板に接続されている部品に致命的な故障を引き起こす事があります。

7.基板寸法



AZMCYCIIT0 基板寸法図

8.FPGA コンパイル～書き込み手順

本製品は、AS（アクティブシリアル）モードに対応したコンフィグレーションデバイス(EPCS1)を実装しております。EPCS1 への FPGA コンフィグレーションデータの書き込みは JTAG を使用した JTAG Indirect Configuration を使用します。この章では、コンパイル時のオプション設定と、コンフィグレーションデバイス(EPCS1)にコンフィグレーションデータを書き込む手順を説明します。

1 プロジェクトオプション設定

- ・ Dual-purpose pins : シリアル SRAM を使用する場合は、nCEO ピンの設定を"Use as regular I/O"としてください。
- ・ INIT_DONE pin : Disable (初期状態のまま) としてください。

2 コンフィグレーション方法

この項では、コンパイル～JIC ファイル作成～コンフィグレーション ROM への書き込み手順の説明をします。プロジェクト名はユーザが自由に設定できますが本項ではプロジェクト名を「ep2c5_test」としていません。

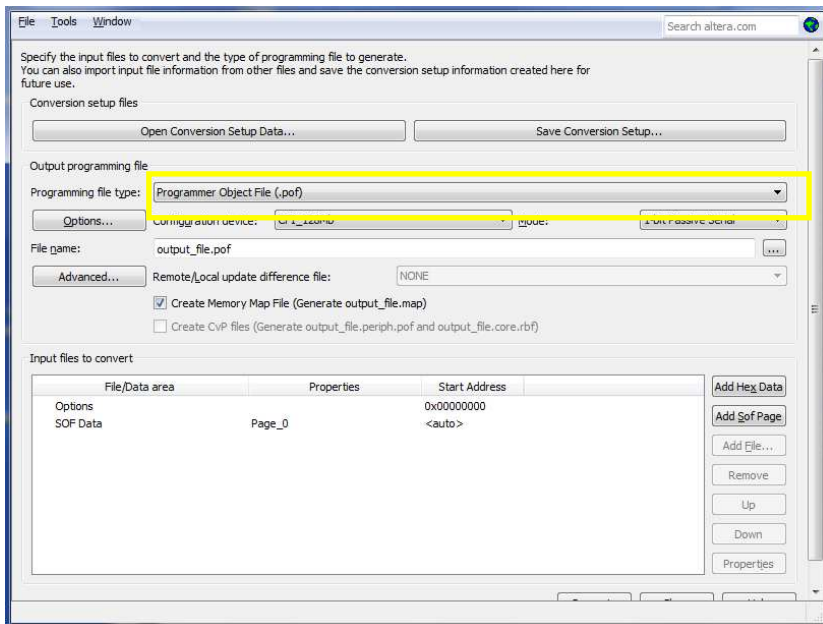
2.1 コンパイル

プロジェクトのコンパイルを行ってください。正常にコンパイルが正常した場合、"ep2c5_test.sof" という拡張子のファイルが生成されます。（※ep2c5_test はプロジェクト名）

2.2 JIC ファイルの作成

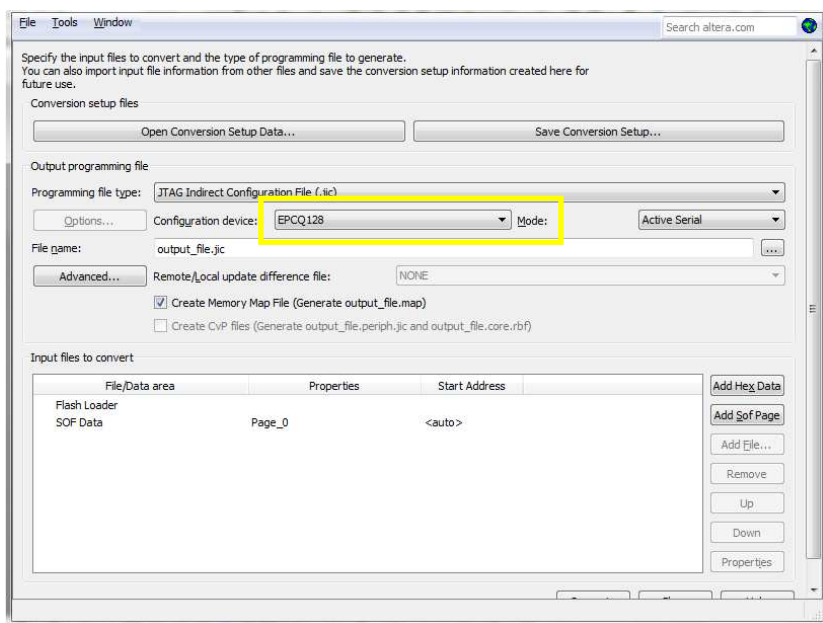
JTAG Indirect Configuration 書き込みに使用する .JIC ファイルの作成を行います。

(1) QuatusII のメインメニューから File - Convert Programming File を選択します。



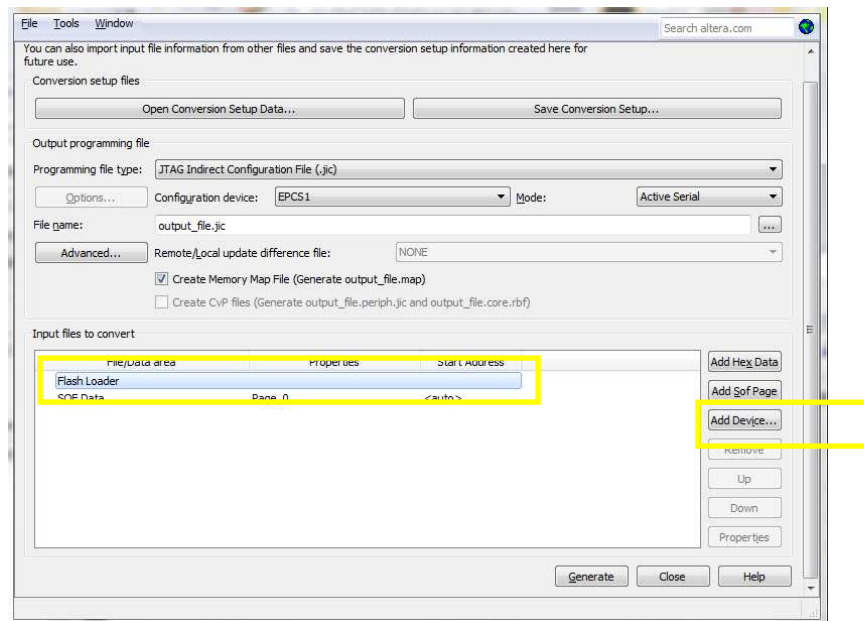
画面中央上付近の Programming file type : のプルダウンメニューから JTAG Indirect Configuration File(.JIC)を選択します。

(2) コンフィグレーションデバイスの設定をします。

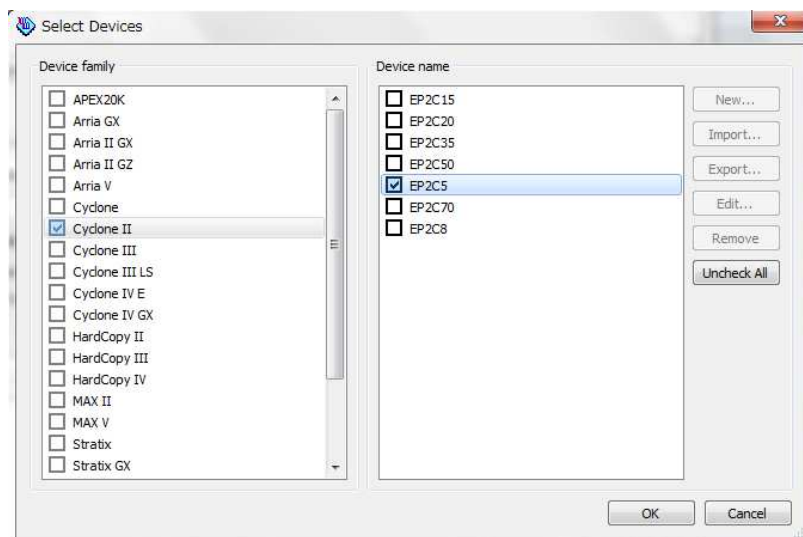


Configuration device :のプルダウンメニューから EPCS1 を選択します。

(3) Flash Loader を選択します。

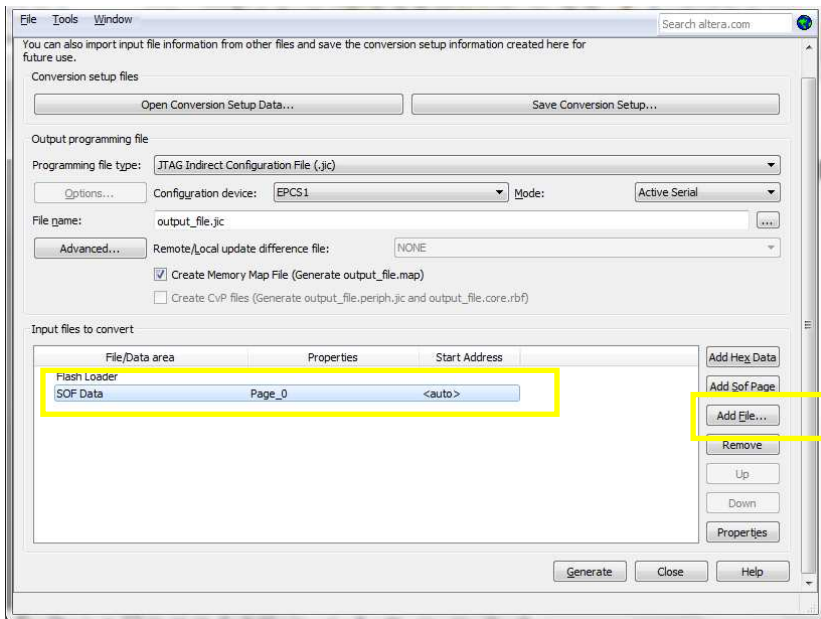


Flash Loader をクリックしてから、Add Device をクリックすると次のウインドウが開くので、



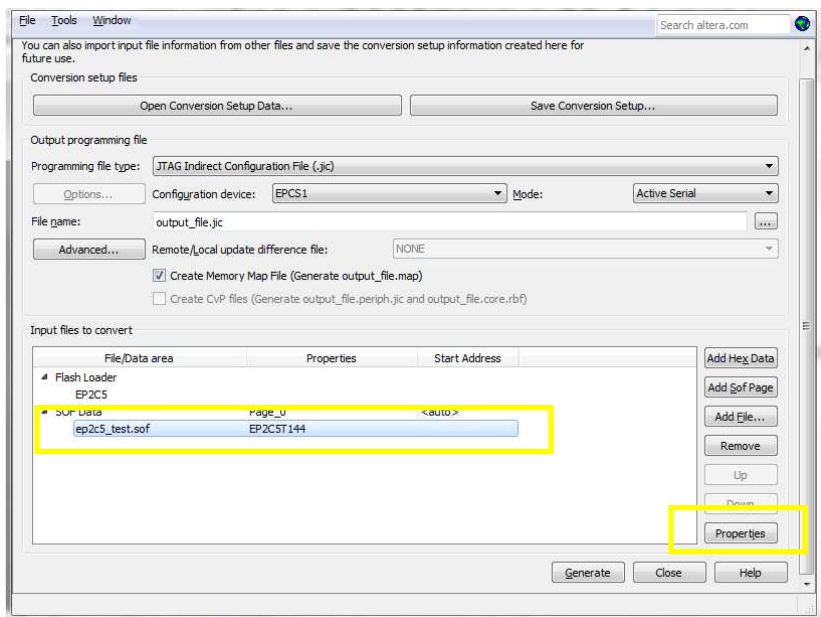
Cyclone II EP2C5 を選択して OK ボタンを押してください。

(4) SOF ファイルを選択します。



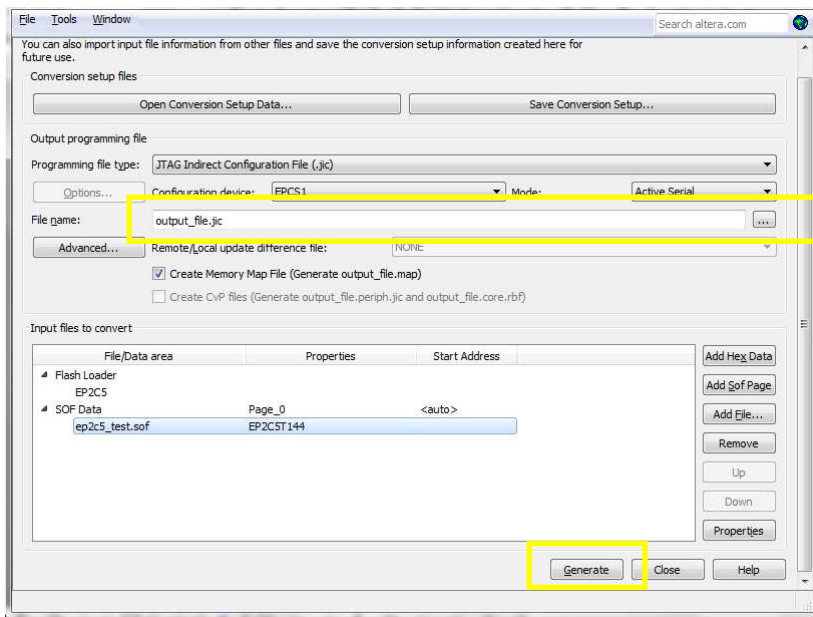
SOF データをクリックしてから Add File をクリックすると、SOF 選択画面に移りますので、書き込みを行いたい SOF ファイルを選択してください。

(5) SOF ファイルの圧縮設定を行います。



SOF ファイルをクリックした後、Properties を選択します。サブウィンドウの Compression ボタンをチェックした後 OK ボタンを押します。

(6) 出力ファイルの名前を設定します。



任意の名前を入力してください。ファイル名入力後画面下の Generate ボタンを押すと JIC ファイルが生成されます。

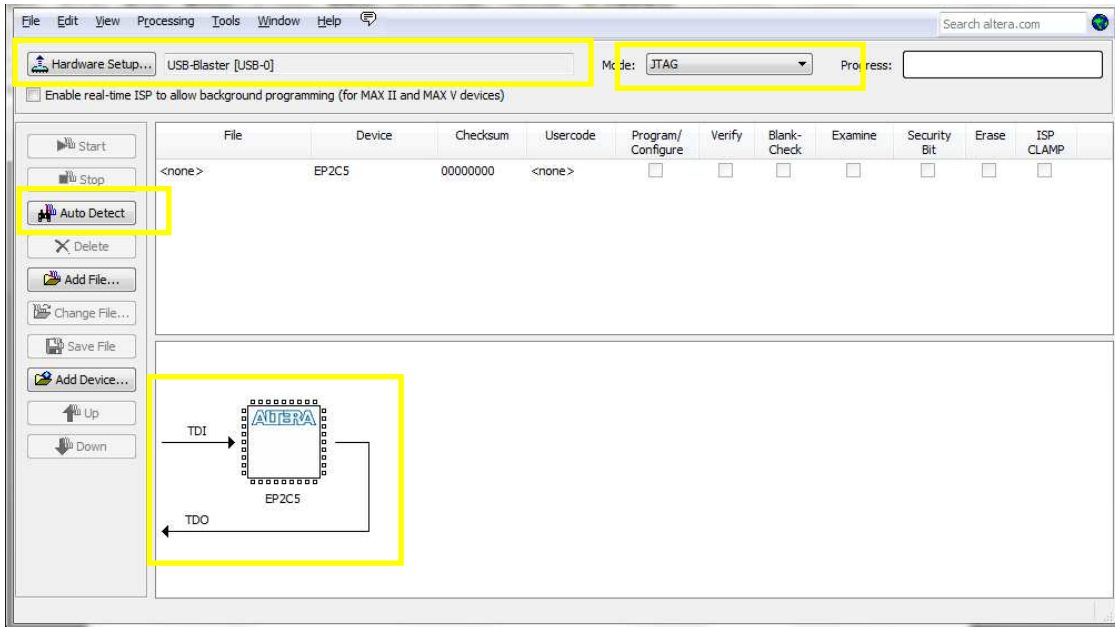
2.3 JIC ファイルの書き込み

(1) PC USB ブラスター FPGA ボードを接続します。

(2) QuartusII のメニュー画面よりプログラマを起動します。

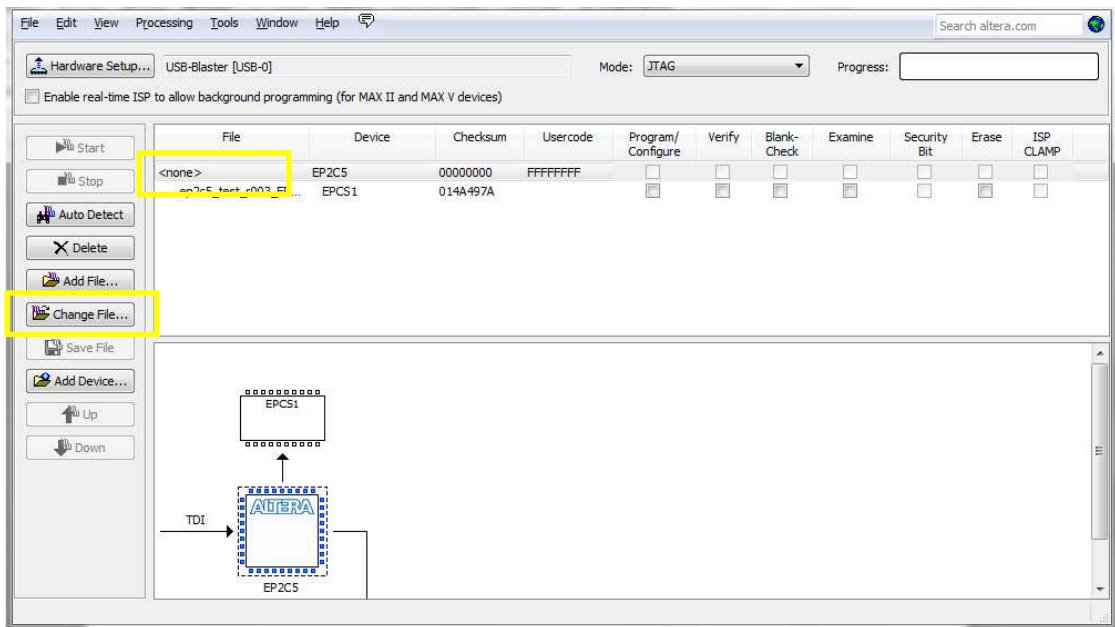
(3) Hardware Setup - 使用するダウンロードケーブル (USB-Blaster) を設定する。Mode を JTAG に設定する。

画面左側の Auto Detect ボタンを押し正常にデバイスが検出されると画面のように EP2C5 が画面に表示されます。(※ Quartus II のバージョンにより画面表示が異なります。デバイスが表示されないバージョンもあります。)



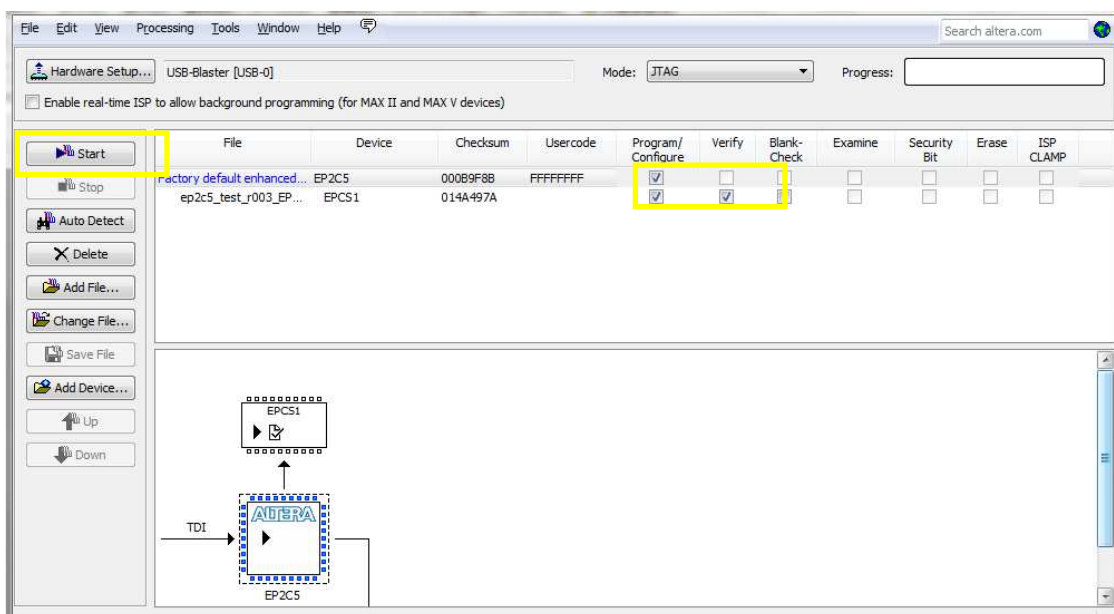
(4) JIC ファイルを登録します。

File <none>と書かれている所をクリックして、Change File..ボタンを押します。すると JIC ファイルを選択する画面となりますので、書き込みたい JIC ファイルを選択します。正常に登録されると以下のようになります。

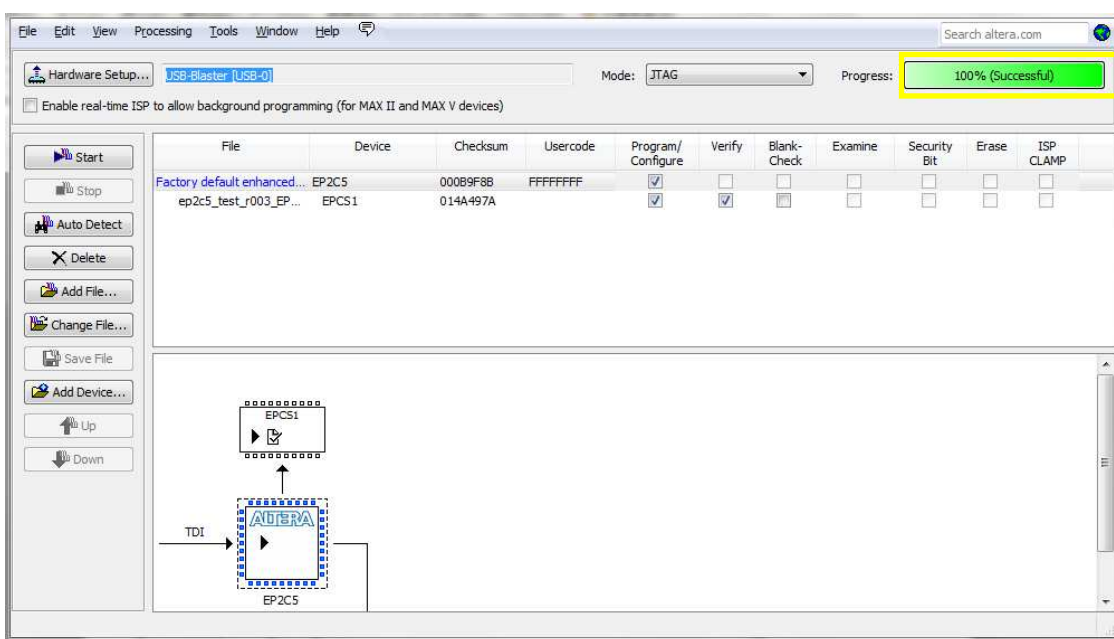


(5) 書き込みを行います。

Program/Configure - Verify のボタンを画面のように設定した後、START ボタンを押します。



正常に終了すると右上のプログレスバーが以下のように変わります。



以上で書き込みは終了です。電源の OFF - ON を行うとコンフィグレーション ROM からデータがローディングされます。

9.免責事項

- ・ 本製品を使用したことによる、損害・損失については一切補償できません。
- ・ 製造上の不良がございましたら、良品とお取替えいたします。